



www.vlssymposium.org



For Immediate Release

**2013 년 VLSI 심포지움 (고집적 반도체 국제기술 심포지움)에서
컴퓨팅, 메모리, 통신, 의료, 전력, 자동차산업과 관련된 소자, 배선, 집적회로
분야의 최첨단 연구결과들이 발표됩니다**

- 반도체 관련 최고수준의 전문가들이 모이는 세계적 학회
- 관련학회 최초로 소자, 공정, 회로기술을 융합한 집중 세션을 도입
- 총 200 편이상의 최첨단 기술관련 논문이 발표될 예정입니다.
- *VLSI 심포지움의 창립멤버인 쇼지 타나카교수를 기념하는 특별세션이 열립니다.*

KYOTO, JAPAN (April 10, 2013) -- 반도체분야의 세계적 전문가 1000 명이상이 참석하는 VLSI 심포지움 (고집적 반도체 국제기술 심포지움) 이 6 월 11 일-13 일(소자, 집적공정기술분야), 12 일-14 일(회로기술분야)의 일정으로 교토에서 개최된다. VLSI 심포지움은 하와이와 일본에서 번갈아 가면서 격년으로 개최되는 데, 반도체 소자공정분야와 회로 기술분야의 최첨단 연구결과들이 발표되는 이 분야 최고 권위를 가진 학회이다.

작년과 같이 올해에도 반도체소자,공정부분과 회로기술분야의 교류와 융합을 강조하는 최근 추세에 따라, 두 부문의 학회 일정이 일부 겹치도록 조정되었고, 소자와 회로기술이 함께 발표되는 집중세션이 열립니다. 한 쪽의 학회만 등록해도 양 분야의 핵심기술을 파악할 수 있도록 했다는 것이 큰 장점이다.

이번 VLSI 심포지움에서는 총 200 편이상의 논문이 발표되며, 학회 전에는 각 분야의 전문가들이 반도체산업계의 최근동향을 교육하는 단기교육프로그램, 유익한 오찬강연도 운영된다. 뿐만 아니라, 저녁시간을 이용, 반도체 분야의 중요한 이슈를 짚어보는 럼프세션, 저명학자를 초빙한 오찬강연등도 있어서, 학회참석자들이 최신 기술동향을 파악할 수 있는 기회로 활용될 것이다. 이와 함께, 본 학회 직전에 열리는 [Silicon Nanoelectronics Workshop](#) (6월 9-10 일), [the Spintronics Workshop on LSI](#) (6월 10 일 저녁)을 통해, 나노기술의 최첨단 연구결과에 대해 배울 기회도 제공된다.

VLSI 공정소자분야에서는 동경공대의 히코시 와카바야시교수(학회장)에 따르면, 2013년에는 반도체기술의 22 나노노드 이후로 기술의 초점이 옮겨가면서, 첨단 CMOS 소자, 임베디드 디램, 새로운 비휘발성 메모리소자, 이미지센서등과 같이, SoC, More-than-Moore 기술분야에서의 신기술이 발표된다

VLSI 회로기술분야에서는 코베대의 마코토 나가타교수(학회장)의 의하면, 22 나노이후의 미세소자 설계와 3 차원 집적기술, 그외에도 에너지 효율과 관련된 기술, 생체의료전자, 유무선 통신등과 관련된 내용일 발표된다.

공정소자분야와 회로기술분야, 양쪽의 학회장 모두 융합세션이 두 분야의 전문가들이 모여서 향후 기술에 대해 논의할 수 있는 아주 중요한 기회가 될 것이라는 점을 강조하고 있다.

특별 기념 세션

쇼지 타나카교수를 추모하기위한 특별 기념 세션이 개최된다. 타나카교수는 VLSI 심포지움의 창립자 중 하나로, 1981 년 학회장을 역임했으며, 2011 년에 소천하셨다.

기념세션은 “미래 집적회로 기술을 위한메시지” 라는 주제로 6 월 13 일 오전에 개최된다. 네명의 저명한 연사들이 반도체 기술의 역사적 의미, 미래 기술에 대한 긍정적인 전망, 이 분야의 젊은 연구자들에게 전하는 메시지를 중심으로 강연을 할 계획이다. 이 세션의 좌장은 MIT 의 C. Sodini 교수와 동경대의 T. Sakurai 교수가 담당하며, 연사는 다음과 같다. Prof. T. Sugano (Toyo Univ.), Dr. S. Kohyama (Covalent Materials), Dr. D. Buss (Texas Instruments) and Prof. R. Brodersen (UC Berkeley).

기조연설

소자공정분야는 TSMC 사의 Jack Y.-C.Sun 박사가 “협력적인 오픈이노베이션을 통한 시스템 스케일링” 주제로 강연하고, Qualcomm 의 Robert Gilmore 박사가 “System Design Considerations for Next Generation Wireless Mobile Devices” 이란 주제로 강연할 계획이다.

회로기술분야는 삼성의 정세웅박사가 “Perspective on Mobile Devices and Their Impact on Semiconductor Technologies” 주제로 강연하고, 그 다음으로 Corning 의 Peter L. Bocko 박사가 “Glass for the Future: Displays and Semiconductors” 라는 주제로 강연할 계획이다.

VLSI 공정소자/회로기술분야 융합세션

융합세션은 첨단 소자와 회로 설계분야의 초청연사와 논문발표로 구성되어 있으며, 4 개의 중점 세션도 구성되어 있습니다.

- **Design Enablement** (6/12/2013, 수요일 오후) - 초청연사: H. Gossner(Intel), B. Sheu(TSMC)
- **SRAM**(6/13/2013, 목요일 오후) - 초청연사 T. Hook (IBM), K. Endo (AIST)

- **3D System and Packaging** (6/11/2013 화요일 오전)- 초청연사:D. Ibbotson(Altera), Y. Orii(IBM Tokyo)
- **3D and Emerging Memory** (6/11/2013 화요일 오후) - 초청연사:S. Muraoka(Panasonic), A. Nitayama(Toshiba)
- **3D Integrated Circuits & Applications** (6/12/2013 수요일 오전)
- **Emerging Memories**(6/13/2013, 목요일 오전)

럼프세션

소자공정분야 (6월 11일)	<p>1. “SOC vs. 3D IC in the More-than-Moore Era” (진행: Applied Materials 의 S. Ramaswami 박사와 TSMC 의 S. Natarajan 박사) 연사: L. Madden(Xilinx), P. Franzon(UNC), C. Webb(Intel), K. Takeuchi(Chuo Univ.), W. Weber(Infineon), D. Yu(TSMC), S. Iyer(IBM)</p> <p>2. “Low Voltage - How low can we go” (진행: Univ. of Notre Dame 의 A. Seabaugh 교수 와 Keio 대의 K. Uchida 교수) 연사: I. Young(Intel), E. Alon(UC Berkeley), T. Skotnicki (STMicroelectronics), Y.-C. Yeo (National Univ. of Singapore), A. Toriumi (Univ. of Tokyo), and one more</p> <p>“Novel hierarchy in emerging memory” (진행: Rambus 의 G. Bronner 박사와 Low-power Electronics Association & Project (LEAP)), 의 N. Takaura 박사) 연사: S. Fujita(Toshiba, MRAM), P. G. Cappellitti(Micron, PCRAM), G. Jeong (Samsung, ReRAM), E-X. Ping(AMAT, material aspects), J. Yoon(IBM, DRAM/Flash), K. Shiraishi(Univ. of Tsukuba, Modeling)</p>
회로기술분야 (6월 13일)	<p>1. “The Best Logic and Memory Interface Technology for 2D/2.5D/3D ICs” (진행: Etron 의 N. Lu 박사와 Xilinx 의 K. Chang 박사) 연사: F. Chang(UCLA), T. Kuroda(Keio Univ.), K. Matsudera(Toshiba), L. Madden(Xilinx), S. Pawlowski(Intel), T. Pawlowski (Micron), K. Sohn(Samsung), E. Tsern(Rambus)</p> <p>2. “Analog designer’s play-ground beyond 20nm, is it Circuit Physics or Auto Place&Route?” (진행: STMicroelectronic 의 A. Cathelin 박사와 MStar Semiconductor /MediaTek 의 C.-M. Hung 박사) 연사: P. Dautriche(STMicroelectronics), G. Taylor(Intel), K. Okada(Tokyo Institute of Tech), F.-L. Hsueh(TSMC), S. Masui(Fujitsu)</p>

그외 행사

6월 12일, 합동만찬: 모든 참석자들이 참석가능함

6 월 13 일, 오찬 강연: Otowa Electric, Takeshi Kudo 박사

“Symbiosis with Lightning which is one of the most spectacular natural phenomenon”

단기교육프로그램 (별도등록이 필요함)

소자공정분야 교육프로그램 (6 월 10 일)

- **“Technology Enablers for the Future Smart Society”**

연사: I. R. Post(Intel, Advanced CMOS device), C. H. Tung(TSMC, Advanced chip packaging), A. Chen(ASML, Advanced lithography and patterning), Y.Egawa (Toshiba, Advanced CMOS image sensor), T. Endo (Tohoku Univ., STT-MTJ Logic), and K. Sakui (Micron, New generation memories).

회로기술분야 교육프로그램 (6 월 11 일)

- **“Device-Aware Circuit Design in the Era of Disruptive Changes”**

연사: S.-H. Lee (KAIST, CMOS technologies), K. Takeuchi (Renesas, Variability in MOS Transistors), D. Somasekhar (Intel, Digital Design), I. Fujimori (Broadcom, Wireline Transceivers), K. Imura (Maxlinear, Foundry Based IC Design), and P. Dautriche (STMicroelectronics, Device-Aware Design).

- **“Non-Volatility and 3D-Ability: Empowering LSI-based Smart Systems of Tomorrow”**

연사: K. Tsutsui (Sony, New NV Memories), K. Takeuchi (Chuo Univ., Solid-State Storage System), J. H. Yoon (IBM, Emerging Non-Volatile Memory), M. Koyanagi (Tohoku Univ., 3D Heterogeneous System Integration), J. T. Pawlowski (Micron, 3-D Integration), and L. Madden (Xilinx, 3-D Stacking).

후원기관: VLSI 심포지움은 다음과 같은 기관으로부터 후원을 받고 있습니다.

소자공정분야: IEEE Electron Devices Society and the Japan Society of Applied Physics, in cooperation with the IEEE Solid State Circuits Society.

회로기술분야: IEEE Solid-State Circuits Society and the Japan Society of Applied Physics, in cooperation with the Institute of Electronics, Information and Communication Engineers and the IEEE Electron Devices Society.

추가정보와 등록을 위한 링크: www.vlsisymposium.org

Media Contacts:

Secretariat for VLSI Symposia (Japan and Asia)
c/o ICS Convention Design, Inc.
Chiyoda Bldg. 1-5-18 Sarugaku-cho, Chiyoda-ku,
Tokyo 101-8449 Japan

Tel: +81-3-3219-3541
Fax: +81-3-3219-3577
E-mail: vlsisymp@ics-inc.co.jp

BtB Marketing (NorthAmerica and EU)
Chris Burke
BtB Marketing
co-Media Relations Director

Tel: +1-919-872-8172
E-mail: chris.burke@btbmarketing.com

###